

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-333641

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

G09G 3/30

(21)Application number : 09-154320

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 29.05.1997

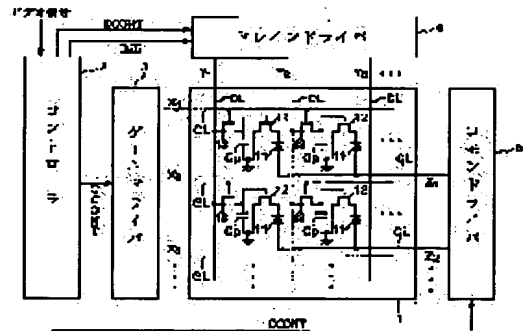
(72)Inventor : YAMADA HIROYASU  
SHIOTANI MASA HARU

## (54) DISPLAY DEVICE AND ITS DRIVING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a uniform quantity of emission for every picture element and every panel and improve the grade of an image.

**SOLUTION:** A controller 2 reserves binary-expressed image signals in units of one frame. The controller 2 divides one frame into plural sub-fields representing an image displayed by 2-gradation image data in accordance with the respective digit values of the image signals for one reserved frame. The 2-gradation image data for every sub-frame are written from a drain driver 4 into a gate for a driving transistor 12 for every digit in accordance with the selection of a gate driver 3. When the image data is 1, the driving transistor 12 is turned on. A common driver 5 applies no less than threshold value of voltage on a organic EL element 11 to a row, where selection is finished by the gate driver 4, for a predetermined time period, depending on the sub-fields for emission of the organic EL element 11. Images in the respective sub-fields are visually composited to express gradation in one frame.



## LEGAL STATUS

[Date of request for examination] 22.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-333641

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.<sup>6</sup>

G 0 9 G 3/30

識別記号

F I

G 0 9 G 3/30

K

審査請求 未請求 請求項の数10 F D (全 19 頁)

(21) 出願番号 特願平9-154320

(22) 出願日 平成9年(1997)5月29日

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 山田 裕康

東京都青梅市今井3丁目10番地6 カシオ  
計算機株式会社青梅事業所内

(72) 発明者 塩谷 雅治

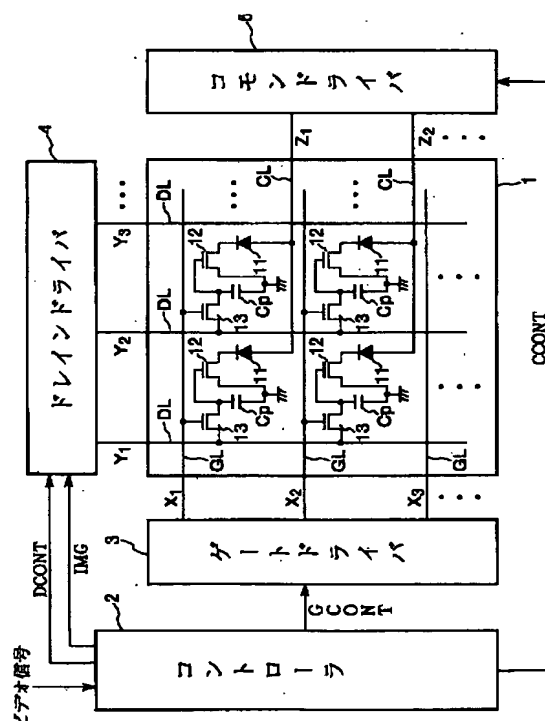
東京都青梅市今井3丁目10番地6 カシオ  
計算機株式会社青梅事業所内

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】 画素毎及びパネル毎に均一な発光光量を得、画像品位をよくする。

【解決手段】 コントローラ2は、2進表現された画像信号を1フレーム単位で保存する。コントローラ2は、保存した1フレーム分の画像信号の各桁の値に従って2階調の画像データで表示する画像を表す複数のサブフィールドに1フレームを分割する。このサブフィールド毎の2階調の画像データは、ゲートドライバ3の選択に従い、行毎にドレインドライバ4から駆動用トランジスタ12のゲートに書き込まれる。この画像データが1のとき、駆動用トランジスタ12がオンされる。コモンドライバ5は、ゲートドライバ4による選択を終了した行の有機EL素子11の閾値以上の電圧を、サブフィールドに応じて所定の期間印加し、有機EL素子11を発光させる。各サブフィールドの画像が視覚的に合成されて、1フレーム中での階調が表現される。



**【特許請求の範囲】**

**【請求項 1】** マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続され、他端に基準電圧が印加されている複数の第 1 のスイッチと、各前記第 1 のスイッチのオン・オフするデータを当該第 1 のスイッチに書き込む複数の第 2 のスイッチとを備える表示パネルと、1 フレームの画像を、この 1 フレームの画像を表示する期間である 1 フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクスの行の前記第 2 のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第 2 のスイッチに前記第 1 のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、前記マトリクスの行毎の前記発光素子の他方の電極に接続され、前記選択駆動手段が選択した行の前記第 2 のスイッチに対応する前記発光素子の前記他方の電極に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備えることを特徴とする表示装置。

**【請求項 2】** マトリクス状に配置され、それぞれ一方の電極に基準電圧が印加されている複数の発光素子と、それぞれ一端がこれらの発光素子の各々の他方の電極に接続されている複数の第 1 のスイッチと、各前記第 1 のスイッチのオン・オフするデータを当該第 1 のスイッチに書き込む複数の第 2 のスイッチとを備える表示パネルと、1 フレームの画像を、この 1 フレームの画像を表示する期間である 1 フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクスの行の前記第 2 のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第 2 のスイッチに前記第 1 のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、前記第 1 のスイッチのそれぞれの他端に接続され、前記選択駆動手段が選択した行の前記第 2 のスイッチに対応する前記第 1 のスイッチの他端に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備えることを特徴とする表示装置。

**【請求項 3】** 前記第 1 のスイッチは、前記第 2 のスイッチから書き込まれたデータに従ってオン・オフ駆動されるトランジスタから構成され、前記トランジスタのオン抵抗は、前記発光素子の抵抗よ

りも十分に小さく、

前記トランジスタのオフ抵抗は、前記発光素子の抵抗よりも十分に大きい、

ことを特徴とする請求項 1 または 2 に記載の表示装置。

**【請求項 4】** 前記 1 フィールドの画像は、 $2^n$ 階調の画像であり、

前記画像処理手段は、前記 1 フィールドを  $n$  個のサブフィールドに分割するものであり、

前記電圧駆動手段は、前記  $n$  個のサブフィールドのそれぞれにおける前記所定の電圧を印加する前記所定の期間の比を  $2^0 : 2^1 : \dots : 2^{n-1}$  とするものであり、

$n$  は 1 以上の整数である、

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の表示装置。

**【請求項 5】** 前記画像処理手段は、

前記 1 フィールド中での前記発光素子毎の画像をその階調に応じて、前記各サブフィールドに対応する複数の桁からなるデータに変換する画像変換手段と、

前記複数の桁からなるデータの各桁の値によって、前記各サブフィールドに前記第 2 のスイッチをオン・オフするためのデータを前記データ駆動手段に供給する画像決定手段とを有する、

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の表示装置。

**【請求項 6】** 前記画像決定手段が供給するデータは、各サブフィールド単位で前記行分毎に前記データ駆動手段へ供給される、

ことを特徴とする請求項 5 に記載の表示装置。

**【請求項 7】** 前記選択駆動手段がサブフィールドにおける前記マトリクスの最終行の選択を終了した後の次のサブフィールドにおける前記マトリクスの第 1 行を選択する選択期間は、該最終行に選択された画素の発光期間と少なくとも部分的に重なる、

ことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の表示装置。

**【請求項 8】** 前記複数の発光素子の各前記他方の電極は、前記マトリクスの各行単位で、前記行方向に同じ幅で共通して形成されたものである、

ことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の表示装置。

**【請求項 9】** 各前記発光素子は、有機エレクトロルミネッセンス素子によって構成される、

ことを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の表示装置。

**【請求項 10】** マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続されている複数の第 1 のスイッチと、これら第 1 のスイッチの各々をオン・オフする第 2 のスイッチとを備え、前記複数の発光素子の他方の電極または前記複数の第 1 のスイッチの他端のうち一方に基準電圧が

印加され、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方が各行毎に接続されている表示パネルを有する表示装置の駆動方法であって、

前記表示パネルに表示される1フィールドの画像を、1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成される複数のサブフィールドの画像に分割する画像処理ステップと、

前記マトリクス of 行毎に前記第2のスイッチを順次選択してオンする選択駆動ステップと、

前記画像処理ステップで分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動ステップと、

前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動ステップと、

を含むことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置及びその駆動方法に関し、特に有機EL表示装置の階調表示に好適な表示装置及びその駆動方法に関する。

【0002】

【従来の技術】モバイルコンピューティングが盛んになるにつれて、平面型の表示装置に対する需要がますます増してきている。平面型の表示装置としては、従来、液晶表示装置が一般に用いられている。しかしながら、液晶表示装置には、視野角が狭い、応答特性が悪いといった問題がある。

【0003】これに対し、視野角が広く、しかも応答特性がよい平面型の表示装置として、近年、有機EL（エレクトロルミネッセンス）表示装置が注目されている。ドットマトリクス表示を行う有機EL表示装置に使用される有機ELパネルの各画素は、例えば、図13に示すように、有機EL素子61と、メモリTFT（Thin Film Transistor）で構成される駆動用トランジスタ62と、TFTで構成される選択用トランジスタ63とから構成される。そして、選択用トランジスタ63のゲートはゲートドライバ（図示せず）に接続されたゲートラインGLに接続され、ドレインはドレインドライバ（図示せず）に接続されたドレインラインDLに接続される。また、各選択用トランジスタ63のソースは、それぞれ対応する駆動用トランジスタ62のゲートに接続されている。また、駆動用トランジスタ62のソースは有機EL素子61のカソードに接続され、ドレインは接地されている。そして、すべての有機EL素子61のアノードには、基準電位V<sub>dd</sub>が印加されるように接続されている。

【0004】この有機EL表示装置にフルカラー画像を表示する場合など、ドレインドライバからドレインラインDL及び選択用トランジスタ63を介して駆動用トランジスタ62に印加する電圧をそれぞれ制御し、駆動用トランジスタ62のソース・ドレイン間電流を制御することによって、各々の有機EL素子61の発光輝度を変え、階調表示を行っていた。

【0005】すなわち、図14の特性図に示すように、基準電圧V<sub>dd</sub>を一定にして、すなわち、駆動用トランジスタ63のソース・ドレイン間電圧V<sub>sd</sub>を一定にして、ゲート電圧V<sub>g</sub>を変化させることによってソース・ドレイン間電流I<sub>sd</sub>が変化する。これにより、有機EL素子61に流れる電流の量が変化し、有機EL素子61内の有機EL層における正孔と電子との結合時に励起されるエネルギーが変化することによって、有機EL素子61が発する光の量が変化する。

【0006】しかしながら、画素数の増大に伴い、1パネル内のすべての有機EL素子61に接続される駆動用トランジスタ62のゲート電圧＝ソース・ドレイン間電流の特性を均一にすることは、きわめて困難なことであるため、駆動用トランジスタ62のゲートに印加する電圧の値が同じであっても、ソース・ドレイン間の電流にバラツキが生じる。また、同様に選択用トランジスタ63のトランジスタ特性にもバラツキが生じているので、これらのトランジスタ62、63の特性の相乗効果により、有機EL素子61を流れる電流の値、言い換えれば注入される正孔の量と電子の量もバラツキが著しく大きくなる。従って、ドレインラインDLに同じデータ信号を出力しているにもかかわらず、画素毎に有機EL素子61の発光光量がばらついてしまい、これにより、有機ELパネルに表示される画像の品位が悪くなるという問題があった。

【0007】また、パネル毎に駆動用トランジスタ62の静特性にばらつきが生じる。これにより、個々の有機EL表示装置毎に表示される画像品位にばらつきが生じるという問題があった。これらの問題は、有機ELパネルの歩留まりが低下するという問題を招く。

【0008】

【発明が解決しようとする課題】本発明は、上記従来技術の問題点を解消するためになされたものであり、画素毎及びパネル毎に均一な発光光量が得られ、画像品位がよい表示装置及びその駆動方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかる表示装置は、マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続され、他端に基準電圧が印加されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1

のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクス of 行の前記第2のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、前記マトリクス of 行毎の前記発光素子の他方の電極に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記発光素子の前記他方の電極に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備えることを特徴とする。

【0010】この表示装置は、また、マトリクス状に配置され、それぞれ一方の電極に基準電圧が印加されている複数の発光素子と、それぞれ一端がこれらの発光素子の各々の他方の電極に接続されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクス of 行の前記第2のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、前記第1のスイッチのそれぞれの他端に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記第1のスイッチの他端に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備える構成としてもよい。

【0011】この表示装置によれば、1フィールドにおける画素の階調に応じて前記電圧駆動手段が前記発光素子の前記他方の電極に前記所定の電圧を印加する期間を制御することによって、1フィールド中で前記発光素子が発光する期間が決まる。また、前記第1のスイッチに書き込むデータは、前記発光素子の発光／非発光のみを決めているだけで、発光時にはどの発光素子にも前記所定の電圧が印加されているので、前記発光素子はほぼ同じ明るさで発光する。このため、サブフィールドに分割された画像が視覚的に合成して1フィールドの画像となるときに、前記発光素子の明るさは、発光期間に従って決められているように見える。このため、この表示装置では、同一の階調における画素の明るさをどの発光素子においてもほぼ一定にすることができるので、画像品位

の高い画像を表示することができる。また、表示パネル毎に表示のばらつきが生じることがない。

【0012】なお、ここで、前記第1のスイッチは、例えば、ゲート絶縁膜に不純物をドーピングし、ゲートにデータを書き込めるようにしたメモリトランジスタを用いることができる。また、トランジスタとこのトランジスタをオン・オフするためのデータを保持するためのキャパシタ（コンデンサ）とによって前記第1のスイッチを構成することもできる。

【0013】また、前記所定の電圧は、例えば、前記第1のスイッチをオンにしたときに、前記発光素子にその閾値よりも高い電圧を印加することができるレベルの電圧のことをいう。また、この表示装置における階調とは、画像の明暗のみを意味するものである。

【0014】上記表示装置において、前記第1のスイッチは、前記第2のスイッチから書き込まれたデータに従ってオン・オフ駆動されるトランジスタから構成され、前記トランジスタのオン抵抗は、前記発光素子の抵抗よりも十分に小さく、前記トランジスタのオフ抵抗は、前記発光素子の抵抗よりも十分に大きくすることを好適とする。

【0015】ここで、前記トランジスタのオン抵抗は、例えば、前記発光素子の抵抗の10分の1以下とするもので、前記トランジスタ及び前記発光素子に印加される電圧のほとんどが前記発光素子に分圧され、前記トランジスタのオン抵抗を無視できる位に、前記発光素子の抵抗より十分小さくするものである。一方、前記トランジスタのオフ抵抗は、前記トランジスタ及び前記発光素子に印加される電圧のうち前記発光素子に分圧される電圧がその閾値以下の電圧となるように、前記発光素子の抵抗より十分大きくするものである。

【0016】すなわち、このように前記トランジスタのオン抵抗及びオフ抵抗を設定することによって前記トランジスタの特性に多少のばらつきがあっても、前記発光素子が発光する光量にさほどばらつきが生じない。このため、均一な画像品位がよい画像を表示することができる。

【0017】上記表示装置において、前記1フィールドの画像は、 $2^n$ 階調の画像であり、前記画像処理手段は、前記1フィールドを $n$ 個のサブフィールドに分割するものであり、前記電圧駆動手段は、前記 $n$ 個のサブフィールドのそれぞれにおける前記所定の電圧を印加する前記所定の期間の比を $2^0 : 2^1 : \dots : 2^{n-1}$ とするものであり、 $n$ は1以上の整数とすることができる。

【0018】なお、この場合において、それぞれの発光量で前記発光素子を発光させる $n$ 個のサブフィールドの順番は、任意である。

【0019】また、前記画像処理手段は、前記1フィールド中での前記発光素子毎の画像をその階調に応じて、前記各サブフィールドに対応する複数の桁からなるデー

タに変換する画像変換手段と、前記複数の桁からなるデータの各桁の値によって、前記各サブフィールドに前記第2のスイッチをオン・オフするためのデータを前記データ駆動手段に供給する画像決定手段とを有するものとすることができる。

【0020】このようにして1フィールドをサブフィールドに分割し、及び前記所定の電圧を印加する前記所定の期間の比を定めた場合には、階調の画像を表示することができる。また、前記画像処理手段を上記のように構成した場合、各発光素子をどのサブフィールドで発光させるかを容易に求めることができる。

【0021】ここで、前記画像決定手段が供給するデータは、各サブフィールド単位で前記行分毎に前記データ駆動手段へ供給されるものとすることができる。

【0022】なお、上記表示装置において、前記選択駆動手段は、サブフィールドにおける前記マトリクス of 最終行の選択を終了した後、前記電圧駆動手段が前記発光素子の他方の電極或いは前記第1のスイッチの他端に前記所定の電圧を印加する前記所定の期間が終了してから次のサブフィールドにおける前記マトリクス of 第1行を選択するものとするることができる。

【0023】また、上記表示装置において、前記選択駆動手段がサブフィールドにおける前記マトリクス of 最終行の選択を終了した後の次のサブフィールドにおける前記マトリクス of 第1行を選択する選択期間は、該最終行に選択された画素の発光期間と少なくとも部分的に重なるものとするることができる。

【0024】なお、サブフィールドにおける前記マトリクス of 第1行とはそのサブフィールド中で最初に選択される行のことをいい、サブフィールドにおける最終行とはそのサブフィールド中で最後に選択される行のことをいうのであって、必ずしも前記表示パネルにおける第1行及び最終行を意味するものではない。

【0025】上記表示装置において、前記複数の発光素子の各前記他方の電極は、前記マトリクス of 各行単位で、前記行方向に同じ幅で共通して形成されたものとすることを好適とする。

【0026】このように前記発光素子の前記他方の電極を形成することで、行方向の前記他方の電極を配線でつなぐよりも抵抗値を低くすることができる。これにより、前記電圧駆動手段からの距離が長い前記他方の電極も距離が短い前記他方の電極にもほぼ同じレベルの電圧を印加することができる。このため、前記電圧駆動手段からの距離の長短に関わらず、各前記発光素子は、ほぼ同じ明るさの光を発することができる。

【0027】上記表示装置において、前記複数の発光素子は、前記マトリクスに所定の順序で配置されたそれぞれ赤、緑、青の光を発する3種類の発光素子から構成される、ものとするることができる。

【0028】このように、3種類の発光素子を所定の順

序で配置することによって、上記表示装置にフルカラー画像を表示することができる。

【0029】上記表示装置において、各前記発光素子は、有機エレクトロルミネッセンス素子によって構成されることを好適とする。

【0030】すなわち、有機エレクトロルミネッセンス素子は、応答特性がよいため、サブフィールド中で前記所定の電圧を印加する期間が短くても、十分に発光することができるからである。

【0031】また、上記目的を達成するため、本発明の第2の観点にかかる表示装置の駆動方法は、マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続されている複数の第1のスイッチと、これら第1のスイッチの各々をオン・オフする第2のスイッチとを備え、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの一方に基準電圧が印加され、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方が各行毎に接続されている表示パネルを有する表示装置の駆動方法であって、前記表示パネルに表示される1フィールドの画像を、1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成される複数のサブフィールドの画像に分割する画像処理ステップと、前記マトリクス of 行毎に前記第2のスイッチを順次選択してオンする選択駆動ステップと、前記画像処理ステップで分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動ステップと、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動ステップと、を含むことを特徴とする。

【0032】前記第1のスイッチをオン・オフするためのデータは、1フィールドにおける階調に応じてサブフィールド毎に前記発光素子の発光／非発光を決めている。そして、前記電圧駆動ステップにおいて、各行毎に接続されている前記複数の発光素子の他方の電極または複数の第1のスイッチの他端のうちの他方に、サブフィールド毎に定められた所定の電圧を印加する期間を制御することによって、サブフィールド毎に前記発光素子の発光輝度（発光の期間）が制御される。このため、サブフィールドに分割された画像が視覚的に合成された1フィールドの画像となり、前記発光素子の明るさは、1フィールドにおける発光輝度の合計によって決められる。すなわち、この表示装置の駆動方法では、前記第1のスイッチ及び前記第2のスイッチをオン・オフするだけで階調制御できるため、同一の階調における画素の明るさをどの発光素子においても前記第1のスイッチ及び前記第2のスイッチの電気的特性のバラツキに実質的に左右

されずにほぼ一定にすることができる。従って、この表示装置の駆動方法によれば、画像品位の高い画像を表示することができる。

#### 【0033】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態について説明する。

【0034】この実施の形態においては、1フレームの画像を実質的に表示する期間である1フィールドの期間を4個のサブフィールドに分割し、各サブフィールドにおける発光期間を1:2:4:8とすることによって、16階調を表示する有機EL表示装置を例として説明する。

【0035】図1は、この実施の形態の有機EL表示装置の構成を示すブロック図である。図示するように、この有機EL表示装置は、有機ELパネル1、コントローラ2、ゲートドライバ3、ドレインドライバ4、及びコモンドライバ5とから構成される。

【0036】有機ELパネル1の各画素は、図中の等価回路図に示すように、有機EL素子11と、駆動用トランジスタ12と、選択用トランジスタ13と、キャパシタCpとから構成される。

【0037】有機EL素子11は、閾値以上の電圧をアノードカソード間に印加することによって発光する発光素子である。有機EL素子11のアノードカソード間に閾値以上の電圧が印加されると、後述する有機EL層を電流が流れ、有機EL素子11は光を発する。有機EL素子11は、赤(R)、緑(G)、青(B)のそれぞれの色の光を発するものが、有機ELパネル1上に所定の順序でマトリクス状に配置されている。

【0038】駆動用トランジスタ12は、nチャネルのメモリTFTから構成される。駆動用トランジスタ12のゲートは選択用トランジスタ13のソースに、ドレインは有機EL素子11のカソード電極に接続され、ソースは接地(0V)されている。駆動用トランジスタ12は、有機EL素子11に供給する電力をオン・オフするスイッチとして使用される。駆動用トランジスタ12のゲートは、後述するドレインドライバ4から供給された駆動信号を保持する。

【0039】駆動用トランジスタ12は、後述するコモンドライバ5から有機EL素子11にコモン信号が印加されたとき、オン抵抗が有機EL素子11の抵抗より十分小さくなり(例えば、10分の1以下)、オフ抵抗が有機EL素子11の抵抗より十分に大きくなる(例えば、10倍以上)特性を有している。このため、駆動用トランジスタ12がオンしているときは、コモンドライバ5から出力された電圧のほとんどが有機EL素子11に分圧され、駆動用トランジスタ12の特性のばらつきに関わらず、有機EL素子11はほぼ同じ光量の光を発する。一方、駆動用トランジスタ12がオフしているときは、コモンドライバ5から出力された電圧のほとんど

が駆動用トランジスタ12のソースドレイン間に分圧され、有機EL素子11に閾値以上の電圧が印加されず、有機EL素子11は発光しない。

【0040】選択用トランジスタ13は、nチャネルのTFTから構成される。選択用トランジスタ13のゲートは有機ELパネル1の行(図の横方向)毎に設けられたゲートラインGLに、ドレインは有機ELパネル1の列(図の縦方向)毎に設けられたドレインラインDLに接続されている。また、ソースは駆動用トランジスタ12のゲートに接続されている。選択用トランジスタ13は、後述するドレインドライバ4からの駆動信号の駆動用トランジスタ12のゲートへの供給をオン・オフするスイッチとして用いられる。

【0041】キャパシタCpは、後述するドレインドライバ4から供給された駆動信号を少なくとも1サブフィールド期間保持する。キャパシタCpが保持する駆動信号は、駆動用トランジスタ12をオン・オフするために用いられ、キャパシタCpと駆動用トランジスタ12とで有機EL素子11を発光させるためのスイッチを形成する。

【0042】以下、有機ELパネル1の構造について詳しく説明する。図2は、有機ELパネル1の1画素分の構成を平面的に示す図であり、図3は、図2のA-A線断面図である。これらの図に示すように、有機EL素子11、駆動用トランジスタ12及び選択用トランジスタ13をガラス基板14の上に形成することによって、有機ELパネル1を構成している。

【0043】具体的に説明すると、ガラス基板14の上にアルミニウムからなるゲート金属膜で構成されるゲートラインGLと、ゲートラインGLと一体に形成された選択用トランジスタ13のゲート電極13aと、駆動用トランジスタ12のゲート電極12aとがパターン形成されている。ゲート電極GL、ゲート電極13a及びゲート電極12aの上には、陽極酸化膜14aが形成されている。さらに、ゲート電極12a上の陽極酸化膜14aの上には、窒化シリコンでなるゲート絶縁膜14bが形成されている。

【0044】ゲート電極13aの上側のゲート絶縁膜14bの上には、アモルファスシリコンでなる半導体層13dが形成されている。半導体層13d上の中央にはブロック層13eが形成され、その両側にはオーミック層13fが形成されている。そして、データラインDLと一体形成された選択用トランジスタ13のドレイン電極13bが、オーミック層13fに積層して形成されている。一方、その反対側には、選択用トランジスタ13のソース電極13cが、オーミック層13fに積層して形成されている。このようにして選択用トランジスタ13が形成される。なお、選択用トランジスタ13のソース電極13cは、層間絶縁膜14cに設けられたコンタクトホール15bを介して選択用トランジスタ12の



ゲート電極 12 a に接続されている。

【0045】ゲート電極 12 a の上側のゲート絶縁膜 14 a の上には、アモルファスシリコンでなる半導体層 12 d が形成されている。半導体層 12 d の中央にはブロッキング層 12 e が形成され、その両側にはオーミック層 12 f が形成されている。そして、基準電圧ライン S L と一体形成された駆動用トランジスタ 12 のソース電極 12 b が、オーミック層 12 f に積層して形成されている。一方、その反対側には、駆動用トランジスタ 12 のドレイン電極 12 c が、オーミック層 13 f に積層して形成されている。このようにして駆動用トランジスタ 12 が形成される。なお、基準電圧ライン S L は接地されており、0 V の電圧が印加されている。

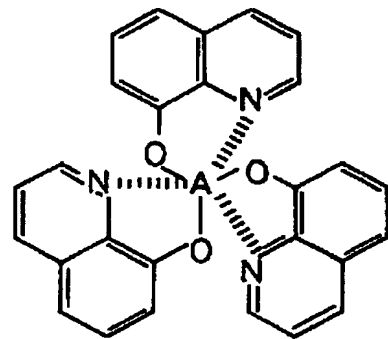
【0046】上記のようにして形成された駆動用トランジスタ 12 及び選択用トランジスタ 13 の上には、駆動用トランジスタ 12 のドレイン電極 12 c の端部に形成されたコンタクトホール 15 a を除いて、層間絶縁膜 14 c が形成されている。層間絶縁膜 14 c の上には、MgIn (Magnesium Indium) からなる可視光反射性のカソード電極 11 a がパターン形成されている。カソード電極 11 a は、コンタクトホール 15 a を介して駆動用トランジスタ 12 のドレイン電極 12 c と接続されている。カソード電極 11 a の上には、R、G、B のそれぞれの色に発光する複数の発光層を有する有機 E L 層 11 b が、マトリクス状に所定の配置で形成されている。そして、有機 E L 層 11 b の上に、各ゲートライン G L に

対応してそれぞれマトリクスの行方向の画素領域に亘って延在し、列方向の画素領域に亘って互いに離間し、かつ同じ幅に設けられた I T O (Indium-Tin Oxide) からなる複数のアノード電極 11 c が形成されている。このようにして、有機 E L 素子 11 が形成される。また、画素毎に基準電圧ライン S L とゲート絶縁膜 14 b とゲート電極 12 a により構成されたキャパシタ C p が設けられている。

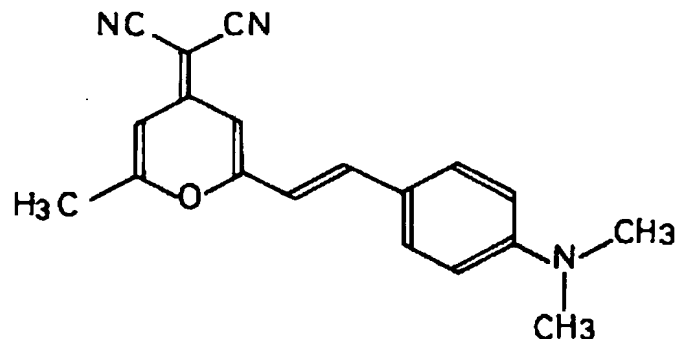
【0047】R 用の有機 E L 素子 11 の有機 E L 層 11 b は、カソード電極 11 a 側に形成された電子輸送性発光層と、アノード電極 11 c 側に形成された正孔輸送層とからなる。

【0048】電子輸送性発光層は、化 1 に示す A1 q 3 内に化 2 に示す DCM-1 が分散されたものである。

【化 1】

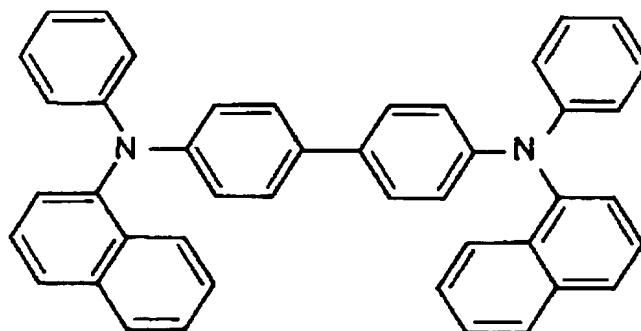


【化 2】



【化 3】

【0049】正孔輸送層は、化 3 に示す  $\alpha$ -NPD からなる。



【0050】なお、電子輸送性発光層に用いられている A1 q 3 は、他に発光材料を含まない場合は、電子と正

孔との再結合に伴うエネルギーを吸収して緑色の光を発生するが、A1 q 3 内に DCM-1 が分散されているこ

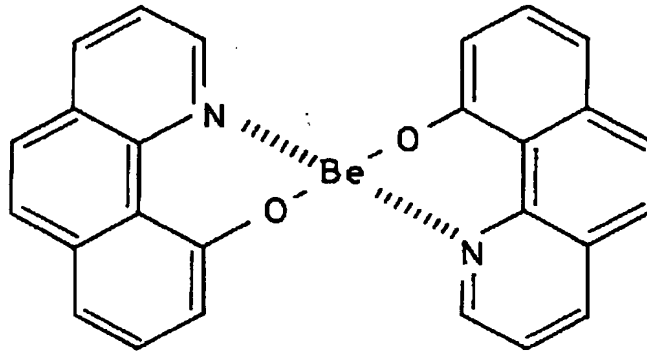
とにより、DCM-1が電子と正孔との再結合に伴うエネルギーを吸収し、赤色の光を発生する。

【0051】G用の有機EL素子11の有機EL層11bは、カソード電極11a側に形成された電子輸送性発光層と、アノード電極11c側に形成された正孔輸送層

とからなる。

【0052】電子輸送性発光層は、化4に示すBebq2からなる。

【化4】



【0053】正孔輸送層は、R用の有機EL層11bの正孔輸送層と同じ $\alpha$ -NPDからなる。G用の有機EL素子11では、電子と正孔との再結合に伴うエネルギーを電子輸送性発光層のBebq2が吸収し、緑色の光を発生する。

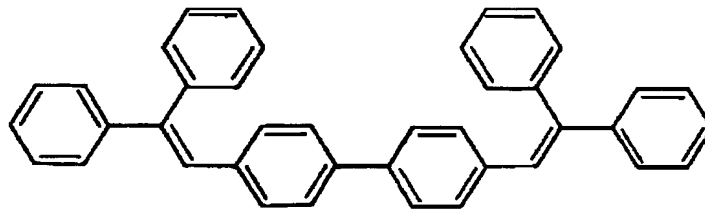
【0054】B用の有機EL素子11の有機EL層11bは、カソード電極11a側に形成された電子輸送層と、アノード電極11c側に形成された正孔輸送層と、電子輸送層と正孔輸送層との間に形成された発光層とか

らなる。

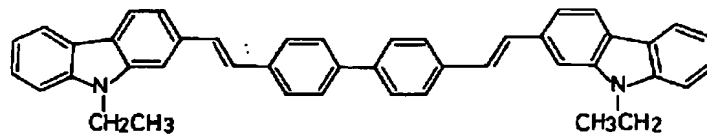
【0055】電子輸送層は、R用の有機EL層11bの電子輸送性発光層に用いられたA1q3からなる。正孔輸送層は、R用及びG用の有機EL層11bの正孔輸送層と同じ $\alpha$ -NPDからなる。

【0056】発光層は、96重量%の化5に示すDPVBiと、4重量%の化6に示すBCzVBiとからなる。

【化5】



【化6】



【0057】なお、B用の有機EL素子11の有機EL層11bにおいては、電子と正孔との再結合領域がDPVBiとBCzBiとからなる発光層となる。この発光層における電子と正孔との再結合に伴うエネルギーをDPVBiとBCzBiが吸収し、青色の光を発生する。

【0058】図4は、図1のコントローラ2の構成を示すブロック図である。図示するように、コントローラ2は、R、G、B抽出回路2a、A/D変換器2b、補正回路2c、テーブル記憶部2d、画像信号記憶部2e、発光信号出力部2f、同期信号抽出回路2g、水晶パルス発振器2i、基準クロック生成回路2j、ゲート制御信号生成回路2k、ドレイン制御信号生成回路2l、コモン制御信号生成回路2mとから構成される。

【0059】コントローラ2に外部から供給されたビデオ信号は、R、G、B抽出回路2a及び同期信号抽出回路2gに入力される。同期信号抽出回路2gは、ビデオ信号から水平同期信号及び垂直同期信号を抽出する。R、G、B抽出回路2aは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号に基づいてビデオ信号中の輝度信号及び色差信号から赤（R）、緑（G）、青（B）の画像信号を所定の順序で抽出する。

基準クロック生成回路2jは、水晶パルス発振器2iが発信したシステムクロックに基づいて、1サブフィールドの1水平期間を計測するための基準クロック信号CLKを生成する。

【0060】A/D変換器2bは、R、G、B抽出回路

2aが抽出した画像信号を2進数で表現されるデジタル信号に変換する。補正回路2cは、テーブル記憶部2d内に格納された変換テーブルを参照して、R、G、Bの各有機EL素子の発光量、ガンマ特性などに応じて、A/D変換器2bでデジタル変換された画像信号の値を補正する。

【0061】画像信号記憶部2eは、補正回路2cで補正された1フレーム分の画像信号を一時保存する。画像信号記憶部2eに記憶された画像信号は、4桁の2進数で示される信号であり、1フレーム分の信号のうち第1行、第2行、・・・、第n行の第1桁に相当する第1サブフィールド分が、基準クロック生成回路2jが生成したクロックタイミングに基づいて第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2fに読み込まれる。次いで、第1行、第2行、・・・、第n行の第2桁に相当する第2サブフィールド分が、第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2fに読み込まれる。最終的に、第1行、第2行、・・・、第n行の第4桁に相当する第4サブフィールド分が、第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2fに読み込まれる。画像信号は、その値が大きければ大きいほど、その画素の画像が明るいことを示す。すなわち、この有機EL表示装置においては、階調は0から15であり、階調が0から15となるに従って、表示が暗から明へと変わっていく。

【0062】発光信号出力部2fは、画像信号記憶部2eに記憶された画像信号の階調値に応じて、各サブフィールドにおいてその画素の有機EL素子11を発光させるかどうかを決定し、基準クロック生成回路2jから供給された基準クロックに基づいて所定タイミングで各行分毎の発光信号IMGを出力する。すなわち、各画素の画像信号の各サブフィールドに対応する桁が「0」である場合、発光信号IMGはオフ信号として、対応する桁が「1」である場合、発光信号IMGはオン信号としてドレインドライバ4に出力される。階調と各サブフィールドの関係を表1に示す。

【表1】

階調	2進表現	選択発光の有無			
		第4サブフレーム	第3サブフレーム	第2サブフレーム	第1サブフレーム
0	0000	×	×	×	×
1	0001	×	×	×	○
2	0010	×	×	○	×
3	0011	×	×	○	○
4	0100	×	○	×	×
5	0101	×	○	×	○
6	0110	×	○	○	×
7	0111	×	○	○	○
8	1000	○	×	×	×
9	1001	○	×	×	○
10	1010	○	×	○	×
11	1011	○	×	○	○
12	1100	○	○	×	×
13	1101	○	○	×	○
14	1110	○	○	○	×
15	1111	○	○	○	○

【0063】ゲート制御信号生成回路2kは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2jが生成した基準クロックに基づいて、ゲート制御信号GCONTを生成する。ゲート制御信号生成回路2kが生成したゲート制御信号GCONTは、ゲートドライバ3に供給される。

【0064】ドレイン制御信号生成回路2lは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2jが生成した基準クロックに基づいて、ドレイン制御信号DCONTを生成する。ドレイン制御信号DCONTは、後述するスタート信号、切替信号及びアウトプットイネーブル信号を含む。ドレイン制御信号生成回路2lが生成したドレイン制御信号DCONTは、ドレインドライバ4に供給される。

【0065】コモン制御信号生成回路2mは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2jが生成した基準クロックに基づいて、コモン制御信号CCONTを生成する。コモン制御信号生成回路2mが生成したコモン制御信号CCONTは、コモンドライバ5に供給される。

【0066】図1のゲートドライバ3は、ゲート制御信号生成回路2kから供給されたゲート制御信号GCONTに従って、選択信号 $X_1 \sim X_n$ を出力する。選択信号 $X_1 \sim X_n$ は、同一タイミングではいずれか1つのみがアクティブとなり、有機ELパネル1のいずれかのゲートラインGLを選択する。これにより、選択されたゲートラインGLに接続された選択用トランジスタ13のゲートに選択信号 $X_1 \sim X_n$ が印加され、選択用トランジスタ1

3がオンする。

【0067】ドレインドライバ4は、図6に示すように、シフトレジスタ41、ラッチ回路42、43、レベル変換回路44とから構成される。シフトレジスタ41は、ドレイン制御信号生成回路21から供給されたドレイン制御信号DCONT中のスタート信号によって最初のビットに1（ハイレベルの信号）がセットされ、ドレイン制御信号DCONT中のシフト信号が供給される毎にビットシフトしていく。

【0068】ラッチ回路42は、シフトレジスタ41のビット数と対応する個数のラッチ回路から構成され、シフトレジスタ41の1となっているビットに対応するラッチ回路に発光信号出力部2fから供給された発光信号IMGをラッチする。ラッチ回路42に1サブフィールド中の1行分の発光信号IMGがラッチされると、ドレイン制御信号DCONT中の切替信号に従って、次段のラッチ回路43にその発光信号IMGがラッチされる。そして、ラッチ回路42は、次の行の発光信号IMGをラッチする。

【0069】レベル変換回路44は、ドレイン制御信号DCONT中のアウトプットイネーブル信号に基づいてラッチ回路43にラッチされた発光信号IMGに応じて所定の電圧レベルの駆動信号 $Y_1 \sim Y_n$ を有機ELパネル1のドレインラインDLに出力する。レベル変換回路44から出力される駆動信号 $Y_1 \sim Y_n$ は、駆動用トランジスタ12のゲート12aに蓄積され、駆動用トランジスタ12をオンさせる。

【0070】図1のコモンドドライバ5は、コモン制御信号生成回路2mから供給されたコモン制御信号CCONTに基づいて、有機EL素子11のアノード電極11cに印加するコモン信号 $Z_1 \sim Z_n$ を発生する。この信号は、オン・オフの2値であり、コモンラインCLを介して行毎の有機EL素子11のアノード電極11cに印加される。この印加されるオン電圧は有機EL素子11の閾値電圧より十分に大きい。そして、駆動用トランジスタ12がオンされているときは有機EL素子11のアノード電極11cとカソード電極11aの間に有機EL素子11の発光輝度が飽和する電圧が印加される。一方、駆動用トランジスタ12がオフされているときに有機EL素子11のアノード電極11cとカソード電極11aの間に印加される電圧は、コモン信号 $Z_1 \sim Z_n$ の電圧のほとんどが駆動用トランジスタ12に分圧されるので、有機EL素子11の閾値電圧よりも小さいものとなる。

【0071】以下、この実施の形態の有機EL表示装置の1フレームを表示する期間における動作について説明する。R、G、B抽出回路2aにおいて所定のタイミングでR、G、B信号を抽出されたR、G、B信号は、A/D変換器2bでA/D変換され、補正回路2cでガンマ補正等の補正が施された後、画像信号記憶部2eに記憶される。画像信号記憶部2eに記憶される画像信号

は、前述のように4桁の2進数によって表される。また、ビデオ信号の代わりにパーソナルコンピュータ等のデジタル信号のデータが供給される場合は、直接補正回路2cに供給される。

【0072】一方、ゲート制御信号生成回路2k、ドレイン制御信号生成回路21及びコモン制御信号生成回路2mは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号、並びに基準クロック生成回路2jが生成した基準クロックCLKに基づいて、それぞれゲート制御信号GCONT、ドレイン制御信号DCONT及びコモン制御信号CCONTを生成する。

【0073】第1サブフィールドにおける動作について、図7を参照して説明する。発光信号出力部2fは、基準クロック生成回路2jが生成した基準クロックCLKに従って画像信号記憶部2eに記憶された1フレーム分の画像信号の第1桁（最下位桁）を順に読み出し、発光信号IMGとしてドレインドライバ4に出力する。この発光信号出力部2fからの発光信号IMGの出力にタイミングを合わせて、ドレイン制御信号生成回路21は、スタート信号をドレインドライバ4に出力する。

【0074】ドレインドライバ4においては、スタート信号がシフトレジスタ41に供給されると、シフトレジスタ41の最初のビットに1がセットされる。そして、シフトレジスタ41は、ドレイン制御信号DCONT中のシフト信号が入力される度に、ビットシフトしていく。シフトレジスタ41がビットシフトしていく間にラッチ回路42は、発光信号出力部2fからの第1サブフィールドの発光信号IMGを第1行目から順にラッチしていく。ラッチ回路42にラッチされた第1サブフィールドの1行分の発光信号IMGは、ドレイン制御信号DCONT中の切替信号によって、2段目のラッチ回路43にラッチされる。次に、ドレインドライバ4は、同様の動作によって2行目以降の発光信号IMGを取り込んでいく。ドレインドライバ4は、第1サブフィールドの第n行目の発光信号IMGの取り込みを終了すると、第2サブフィールドの発光信号IMGを順次取り込んでいく。

【0075】ゲートドライバ3は、最初に、ゲート制御信号生成回路2kからのゲート制御信号GCONTに基づいて、1行目のゲートラインGLに基準クロック信号CLKの1期間、選択信号 $X_1$ を出力する。これにより、1行目のゲートラインGLに接続された選択用トランジスタ13がオンする。このとき、ドレインドライバ4のレベル変換回路44にドレイン制御信号中のアウトプットイネーブル信号が供給され、ラッチ回路43にラッチされた発光信号IMGに従う所定の電圧の駆動信号 $Y_1 \sim Y_n$ がレベル変換回路44からそれぞれの列のドレインラインDLに出力される。すると、選択信号 $X_1$ が出力されている期間内で、駆動信号 $Y_1 \sim Y_n$ が1行目の駆動用トランジスタ12のゲート12aに書き込まれ

る。

【0076】1行目の駆動用トランジスタ12は、駆動信号 $Y_1 \sim Y_n$ がハイレベルのときはオンされ、駆動信号 $Y_1 \sim Y_n$ がローレベルのときはオフされる。1行目のゲートラインGLの選択を終了すると、コモンドライバ5は、コモン制御信号生成回路2mからのコモン制御信号CCONTに基づいて、1行目のコモンラインCLにコモン信号 $Z_1$ を、基準クロック信号CLKの1期間（第1コモン信号期間）出力する。

【0077】ここで、駆動用トランジスタ12がオンのとき、そのオン抵抗は有機EL素子11の抵抗よりも十分に小さくなり、有機EL素子11の電極間に閾値以上の所定の電圧が印加される。これによって、有機EL素子11の有機EL層11bに電圧のレベルに応じた電流が流れ、有機EL素子11が発光する。そして、発光信号 $Z_1$ の出力が終了すると、有機EL素子11の電極間に印加される電圧が0Vとなり、有機EL素子の発光が終了する。すなわち、第1サブフィールド期間における各画素の発光期間は、第1コモン信号期間の長さにより決定される。一方、駆動用トランジスタ12がオフのとき、そのオフ抵抗は有機EL素子の抵抗よりも十分に大きくなり、有機EL素子11の電極間には閾値以上の電圧が印加されない。このため、有機EL素子11は発光しない。

【0078】1行目のコモンラインCLにコモン信号 $Z_1$ が出力されている間、ゲートドライバ2は、2行目のゲートラインGLを選択する。すると、同様に2行目の駆動信号 $Y_1 \sim Y_n$ が駆動用トランジスタ12のゲート12aに書き込まれる。以下、同様にして有機EL素子11を発光させていく。そして、最終行（n行目）のゲートラインGLへのゲート信号 $X_n$ の出力を終了すると、第1サブフィールドの第1書込期間を終了する。以上のように、第1サブフィールドにおいては、画像信号の第1桁が1である有機EL素子11は1基準クロック期間（第1コモン信号期間）の長さに応じて発光し、画像信号の第1桁が0である有機EL素子11は発光しない。

【0079】次に、第2サブフィールドにおける動作について説明する。第2サブフィールドにおける第1行目のゲートラインGLへの選択信号 $X_1$ は、第1書込期間の第n行目の選択信号 $X_n$ の出力終了後、出力される。このとき、第n行目の第1コモン信号期間は、第2書込期間にまたがっていてもよい。すなわち、第1サブフィールドの第1発光期間が第2書込期間と部分的に重なってもよい。

【0080】第2サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶された画像信号の第2桁（下位2桁目）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン

信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに2基準クロック期間（第2コモン信号期間）第1サブフィールドと同電位の電圧が出力される。各コモン信号期間に発光する見かけ上の輝度は、単位時間あたりの発光輝度と発光時間の積に依存するが、第2コモン信号期間は、第2コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光する見かけ上の輝度の2倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0081】このため、第2サブフィールドにおいては、画像信号の第2桁が1である有機EL素子11は2基準クロック期間発光し、画像信号の第2桁が0である有機EL素子11は発光しない。

【0082】次に、第3サブフィールドにおける動作について説明する。第3サブフィールドにおける第1行目のゲートラインGLへの選択信号 $X_1$ は、第2書込期間の第n行目の選択信号 $X_n$ の出力終了後、出力される。このとき、第n行目の第2コモン信号期間は、第3書込期間にまたがっていてもよい。すなわち、第2サブフィールドの第2発光期間が第3書込期間と部分的に重なってもよい。

【0083】第3サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶された画像信号の第3桁（下位3桁目）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに4基準クロック期間（第2コモン信号期間）第1サブフィールドと同電位の電圧が出力される。第3コモン信号期間は、第3コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光する見かけ上の輝度の4倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0084】このため、第3サブフィールドにおいては、画像信号の第3桁が1である有機EL素子11は4基準クロック期間発光し、画像信号の第3桁が0である有機EL素子11は発光しない。

【0085】次に、第4サブフィールドにおける動作について説明する。第4サブフィールドにおける第1行目のゲートラインGLへの選択信号 $X_1$ は、第3書込期間の第n行目の選択信号 $X_n$ の出力終了後、出力される。このとき、第n行目の第3コモン信号期間は、第4書込期間にまたがっていてもよい。すなわち、第3サブフィールドの第3発光期間が第4書込期間と部分的に重なってもよい。

【0086】第4サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶され

た画像信号の第4桁（最上位桁）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに8基準クロック期間（第2コモン信号期間）中第1サブフィールドと同電位の電圧が出力される。第4コモン信号期間は、第4コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光する見かけ上の輝度の8倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0087】このため、第4サブフィールドにおいては、画像信号の第4桁が1である有機EL素子11は8基準クロック期間発光し、画像信号の第4桁が0である有機EL素子11は発光しない。

【0088】上記の第1～第4サブフィールドに分割されて出力された画像は、残像効果によって視覚的に1フレームの画像として合成される。このとき、階調が15であった画素の有機EL素子11は、1フレームにおいて15基準クロック期間発光する。階調が0であった有機EL素子11は、1フレームにおいて全く発光しない。その中間の階調であった画素の有機EL素子11は、その階調に応じた基準クロック期間だけ発光する。これにより、各有機EL素子11は、視覚的には1フレームにおいてその階調に応じた明るさで発光しているように見える。そしてまた、R、G、Bの3種類の有機EL素子11から発した光が視覚的に合成されて有機ELパネル1にフルカラー画像が表示されているように見える。

【0089】以上説明したように、この実施の形態の有機EL表示装置では、駆動用トランジスタ12をオン・オフ用のスイッチとして用い、コモンドライバ5に接続されたアノード電極11cに印加する電圧をパルス幅制御することで階調表示をしていた。このため、駆動用トランジスタ12の特性にばらつきがあっても、同一の階調で各画素の有機EL素子11が発する光量をほぼ一定にすることができる。従って、この有機EL表示装置は、表示される画像の品位が高いものとなる。しかも、製造工程で複数製造される有機ELパネル毎に表示のばらつきが生じることがない。

【0090】また、この実施の形態の有機EL表示装置では、有機EL素子11のアノード電極11cを行毎に共通に形成し、コモンドライバ5からのコモン信号 $Z_1 \sim Z_n$ によって行毎に有機EL素子11の発光を開始・終了させていた。このため、1サブフィールド中で全画素を一斉に点灯させるプラズマディスプレイパネルなどに用いられている方法に比べて、伝搬遅延のばらつきが低減され、有機ELパネル1全体を均一に発光させることができる。また、アノード電極11cを行毎に共通に形成したことによって、行毎のアノード電極11cを配線つなぐよりも抵抗値を低くすることができる。このた

め、コモンドライバ5からのコモン信号 $Z_1 \sim Z_n$ によってアノード電極11cに印加される電圧レベルを、コモンドライバ5からの距離に関わらずほぼ一定にすることができ、各有機EL素子11がほぼ同じ明るさの光を発することができるようになる。

【0091】また、この実施の形態では、発光素子として応答特性がよい有機EL素子11を用いた有機EL表示装置を例としている。有機EL素子11は応答特性がよいので、第1サブフィールドのように有機EL素子11に電圧を印加する期間が短くても十分な光量を得ることができる。すなわち、本発明は有機EL表示装置に適用することを好適とするものである。

【0092】また、この実施の形態では、1つのサブフィールドの選択発光の期間中に、選択発光と並行して次のサブフィールドの動作に進むので、選択期間の設定次第で、最大輝度では、有機EL素子を最大で1フレームのすべてに期間について発光させることができる。

【0093】上記の実施の形態では、コモン信号 $Z_1 \sim Z_n$ のオン電位は、選択信号 $X_1 \sim X_n$ がオン出力後に、出力されたが、図8に示すように、コモン信号 $Z_1 \sim Z_n$ のオン出力を選択信号 $X_1 \sim X_n$ のオン出力に同期して出力してもよく、コモン信号 $Z_1 \sim Z_n$ のオン期間と選択信号 $X_1 \sim X_n$ のオン期間とを部分的に重ねてもよい。

【0094】また、図9に示すように有機EL素子11のアノード電極とカソード電極との接続を逆にしてもよい。このとき、図7に示したコモン信号 $Z_1 \sim Z_n$ は、極性を反転して有機EL素子11のカソード電極に印加すればよい。

【0095】また、有機ELパネル1の構成も、図2、図3に示すものに限られない。図10は、本発明の他の実施の形態の有機EL表示装置に用いられる有機ELパネルの1画素分の等価回路図であり、図11は、図10の有機ELパネルの1画素分の構成を示す断面図である。これらの図に示すように、本発明の他の実施の形態の有機ELパネルの1画素は、有機EL素子51、駆動用トランジスタ52、選択用トランジスタ53、及びデータ保持キャパシタCpとから構成される。

【0096】選択用トランジスタ53は、ゲートラインGLに接続されたゲート電極53g、ゲート電極53g上に設けられたゲート絶縁膜56、ゲート絶縁膜56上に設けられた半導体層57、ドレインラインDLに接続されたドレイン電極53d、ソース電極53sから構成される。

【0097】駆動用トランジスタ52は、選択用トランジスタ53のソース電極53sに接続されたゲート電極52g、ゲート電極52g上に設けられたゲート絶縁膜56、ゲート絶縁膜56上に設けられた半導体層57、コモンラインCLに接続されたドレイン電極52d、ソース電極52sから構成される。駆動用トランジスタ52のドレイン電極52dは、各行毎に、コモンドライバ

5からのコモンラインCLに接続され、ソース電極52sが有機EL素子51のアノード電極51cに接続されている。そして、ドレインドライバ4からの駆動信号 $Y_1 \sim Y_n$ は、データ保持キャパシタ $C_p$ に保持される。

【0098】また、この有機ELパネルでは、有機EL素子51は、各画素について駆動用トランジスタ52、選択用トランジスタ53及びデータ保持キャパシタ $C_p$ が形成されていない部分に形成されている。有機EL素子51は、ITOからなるアノード電極51c、有機EL層51b及び低仕事関数の光反射性金属からなるカソード電極51aから構成される。アノード電極51aは、上記の実施の形態の有機ELパネルのように行毎に共通のものが構成されているのではなく、各有機EL素子51毎に独立に形成されている。カソード電極51cは、すべて接地されている。

【0099】この場合の有機ELパネルでも図7、図8に示すのと同様の駆動方法によって、1フレームの画像を複数のサブフィールド期間に分割してパルス幅階調制御を行っているので、良好な階調表示（多色表示）をすることができる。

【0100】なお、この有機パネルでは、図11に示すように、アノード電極51cは、透明の絶縁膜56を介してガラス基板55側に形成されている。このアノード電極51cは、透明のITOによって構成されているため、有機EL層51bで発した光は、透明のガラス基板55を透過し、画像が表示される。

【0101】また、図10に示したアノード電極51cを駆動用トランジスタ52に接続し、カソード電極11aを接地させていたが、図12に示すように、この接続を逆にしてもよい。この場合は、コモンドライバから駆動用トランジスタ52に印加する電圧の極性を負にすればよい。

【0102】上記の実施の形態においては、有機ELパネル1の各画素は、有機EL素子11、TFTからなる駆動用トランジスタ12及び選択用トランジスタ13、並びにキャパシタ $C_p$ とから構成されていた。しかしながら、有機ELパネルの各画素の構成はこれに限らず、MIM等の他のスイッチング素子を駆動用トランジスタ12及び／または選択用トランジスタ13の代わりに用いてもよい。

【0103】上記の実施の形態においては、駆動用トランジスタ12のソースは接地され、ソース側に印加される電圧のレベルは0Vであった。しかしながら、駆動用トランジスタ12のソースに印加する電圧は、0Vである必要はない。例えば、駆動用トランジスタ12のソースに基準電圧として有機EL素子の閾値電圧と同レベルで反対の極性の電圧を加えておき、発光期間には正の極性の電圧を、非発光期間には負の極性の電圧をコモンドライバ5から出力してもよい。

【0104】上記の実施の形態においては、1フレーム

を選択期間を1:2:4:8とする4つのサブフィールドに分割することによって16階調の表示を得ていた。しかしながら、本発明の有機EL表示装置は、3階調以上の任意の階調数の画像を表示することができる。例えば、 $2^{n+1}$ 階調を表示する場合には、1フレームをn個のサブフィールドに分割し、各サブフィールドにおける発光期間の比を1:2:4:・・・: $2^{n-1}$ とすればよい（nは1以上の整数）。また、各サブフィールドにおいてその画素を選択発光させるかどうかは、上記の実施の形態と同様に、2進表示されたその画素の階調に基づいて決定すればよい。

【0105】上記の実施の形態においては、遅く表示されるサブフィールドの方がサブフィールドにおける選択発光する期間が長かった。しかしながら、選択発光する期間の長いサブフィールドを先に表示してもよく、最も選択発光する期間の短いサブフィールドの次に最も選択発光する期間の長いサブフィールドを表示してもよい。

【0106】上記の実施の形態においては、1フレームをサブフィールドに分割した画像信号を間引かずにそのまま表示していた。しかしながら、本発明において表示画像の階調数が大きくなると、ドレインドライバから駆動用トランジスタのゲートへのデータの書き込みの期間、及びコモンドライバによる有機EL素子の選択発光の期間が十分に得られない場合がある。このような場合には、所定の規則に基づいて画像信号を間引いて有機ELパネルに表示してもよい。また、このとき、1フレームを複数フィールドに分割してもよい。

【0107】上記の実施の形態においては、有機ELパネル1上にR、G、Bのそれぞれの色の発光層を有する有機EL素子11を所定の順序で配置することによって、フルカラー画像を表示する有機EL表示装置を構成していた。このように3種類の有機EL素子を用いる代わりに、R、G、Bのすべての光を含む白色光を発する発光層を有する有機EL素子と、R、G、Bの3色のカラーフィルタ、もしくは所定の波長域の光を発する有機EL素子とこの所定の波長域の光を吸収し、それぞれR、G、Bの3色に発光する光変換層を用いてもよい。

【0108】また、同一色の発光層を有する有機EL素子をマトリクス状に配置し、色の濃淡でモノクローム画像を表示する有機EL表示装置にも用いることができる。この場合は、ビデオ信号中の輝度信号のみに基づいて画像信号を抽出すればよい。

【0109】上記の実施の形態においては、各画素の発光素子として有機EL素子を用いた有機EL表示装置に本発明を適用した場合について説明した。しかしながら、本発明は、無機EL表示装置など、各画素が選択用トランジスタと、駆動用トランジスタ（及びデータ保持コンデンサ）と、発光素子とで構成されるすべての種類の表示装置に適用することができる。なお、発光素子が交流駆動型無機EL素子で構成される場合には、1フレ

ーム毎に極性を反転してもよい。

【0110】また、上記の実施の形態においては、画像信号記憶部 2 e に記憶された 1 フレーム分の画像信号のうち第 1 行、第 2 行、……、第 n 行の第 1 桁に相当する第 1 サブフィールド分が、基準クロック生成回路 2 j のタイミングに基づいて第 1 行、第 2 行、……、第 n 行の順に 1 行毎に発光信号出力部 2 f に読み込まれ、次いで第 1 行から第 n 行までの画像信号の第 2 桁に相当する第 2 サブフィールド分が 1 行毎に読み込まれ、最終的に第 1 行から第 n 行までの画像信号の第 4 桁に相当する第 4 サブフィールド分が 1 行毎に読み込まれ、1 フレーム分のデータが画像信号が読み込まれるように設定され、発光信号出力部 2 f が順次読み込んだ画像信号に応じて基準クロック生成回路に基づいてオン・オフ信号を各行の各サブフィールド毎に出力した。

【0111】これに対して、図 5 に示すように、画像信号記憶部 2 e が 1 フレーム分の 4 桁の画像信号を発光信号出力部 2 f の演算回路 2 f c に、1 行毎もしくは 1 フレーム毎に出力し、第 1、2、3、4 サブフィールドに相当する桁をそれぞれ対応したサブフレームメモリ 1、2、3、4 にふるい分けし、ふるい分けされたデータを読み出し回路 2 f r に出力し、基準クロック生成回路 2 j の基準クロックに応じて各行の各サブフィールドに対応する発光信号 IMG をドレインドライバに順次出力するように設定してもよい。

【0112】また、上記実施形態では、各コモン信号期間に印加される電圧は、常に一定であったが、各コモン期間で異なる電圧を印加してもよい。

#### 【0113】

【発明の効果】以上説明したように、本発明によれば、発光素子を発光させる期間の差によって階調表示をすることができる。このため、同一の階調の各画素の発光素子が発する光量をほぼ一定にすることができるので、画像品位の高い画像を表示することができる。さらには、製造工程で複数生産される表示パネル毎に表示のばらつきが生じることがない。

【0114】また、本発明では、少なくともデータの書き込みの終了までに、電圧駆動手段から発光素子に所定の電圧が印加される。このため、各発光素子の発光における伝搬遅延のばらつきが低減され、表示パネル全体を均一に発光させることができる。

【0115】また、発光素子の電圧駆動手段からの電圧が印加される側の電極を各行単位で、前記行方向に同じ幅で共通して形成することによって、個々の電極を配線で接続するよりも抵抗値を低くすることができる。このため、電圧駆動手段からの距離の長短に関わらず、前記発光素子の電極にほぼ同じレベルの電圧を印加することができ、各発光素子がほぼ同じ明るさの光を発することができるようになる。

#### 【図面の簡単な説明】

【図 1】本発明の実施の形態の有機 EL 表示装置の構成を示すブロック図である。

【図 2】図 1 の有機 EL パネルの 1 画素分の構造を平面的に示す図である。

【図 3】図 2 の A-A 線断面図である。

【図 4】図 1 の有機 EL 表示装置のコントローラの構成例を示すブロック図である。

【図 5】図 1 の有機 EL 表示装置のコントローラの構成例を示すブロック図である。

【図 6】図 1 の有機 EL 表示装置のドレインドライバの構成を示すブロック図である。

【図 7】本発明の実施の形態の有機 EL 表示装置における 1 フレーム中における動作を示すタイミングチャートである。

【図 8】本発明の実施の形態の有機 EL 表示装置における 1 フレーム中における他の動作を示すタイミングチャートである。

【図 9】本発明の他の実施の形態の有機 EL 表示装置の構成を示すブロック図である。

【図 10】本発明の他の実施の形態の有機 EL 表示装置の構成を示すブロック図である。

【図 11】図 10 の有機 EL パネルの 1 画素分の構成を示す断面図である。

【図 12】本発明の他の実施の形態の有機 EL 表示装置の構成を示すブロック図である。

【図 13】従来例の有機 EL 表示装置に用いられる有機 EL パネルの 1 画素分の等価回路図である。

【図 14】図 13 の有機 EL パネルに用いられる駆動用トランジスタの特性図である。

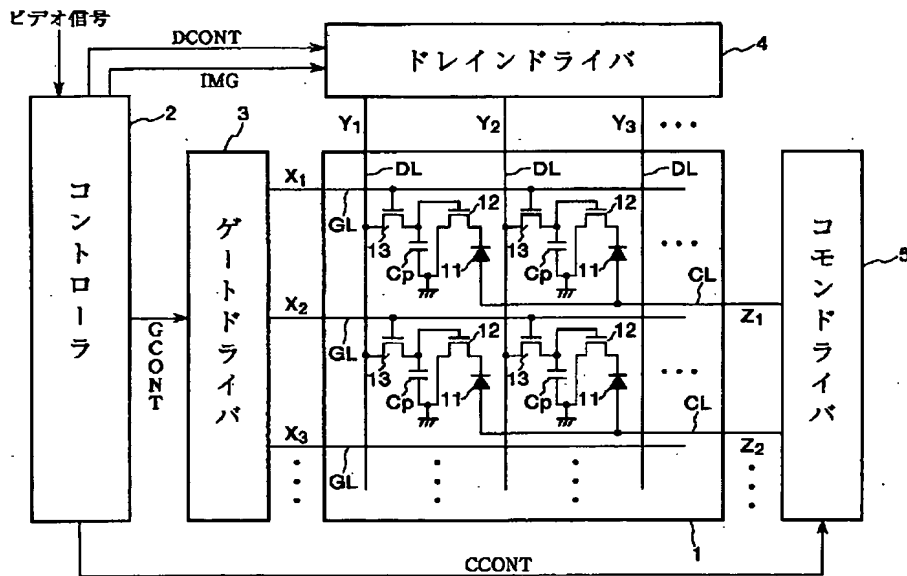
#### 【符号の説明】

1・・・有機 EL パネル、2・・・コントローラ、2 a・・・R、G、B 抽出回路、2 b・・・A/D 変換器、2 c・・・補正回路、2 d・・・テーブル記憶部、2 e・・・画像信号記憶部、2 f・・・発光信号出力部、2 g・・・同期信号抽出回路、2 i・・・水晶パルス発振器、2 j・・・基準クロック生成回路、2 k・・・ゲート制御信号生成回路、2 l・・・ドレイン制御信号生成回路、2 m・・・コモン制御信号生成回路、3・・・ゲートドライバ、4・・・ドレインドライバ、5・・・コモンドライバ、11・・・有機 EL 素子、11 a・・・カソード電極、11 b・・・有機 EL 層、11 c・・・アノード電極、12・・・駆動用トランジスタ、12 a・・・ゲート電極、12 b・・・ソース電極、12 c・・・ドレイン電極、13・・・選択用トランジスタ、13 a・・・ゲート電極、13 b・・・ドレイン電極、13 c・・・ソース電極、41・・・シフトレジスタ、42・・・ラッチ回路、43・・・ラッチ回路、44・・・レベル変換回路、51・・・有機 EL 素子、51 a・・・アノード電極、51 b・・・有機 EL 層、51 c・・・カソード電極、52・・・駆動用トランジスタ、53・・・選択用トランジスタ、C p・・・キャパシタ、G L・・・ゲートライン、D L・・・ドレインライン、C L・・・コモンライ

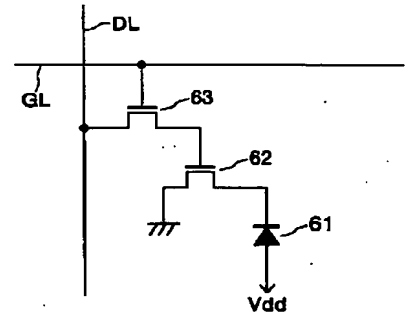


ン、SL…基準電圧ライン

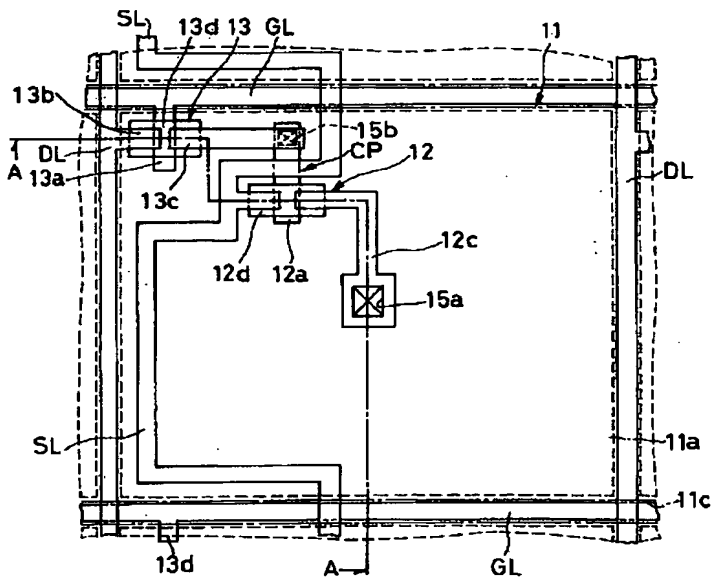
【図 1】



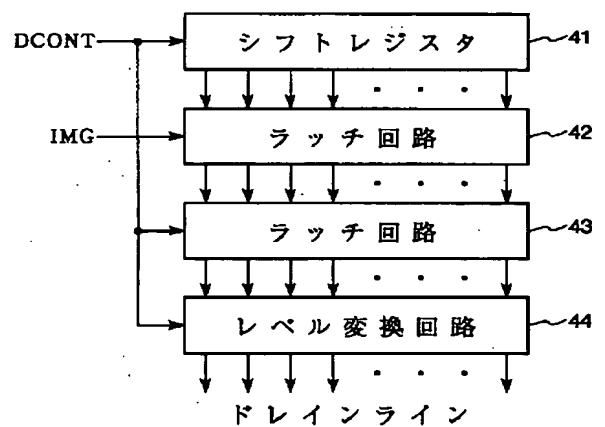
【図 13】



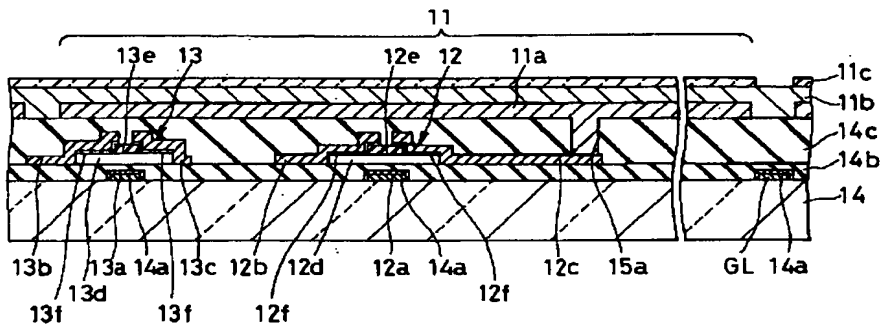
【図 2】



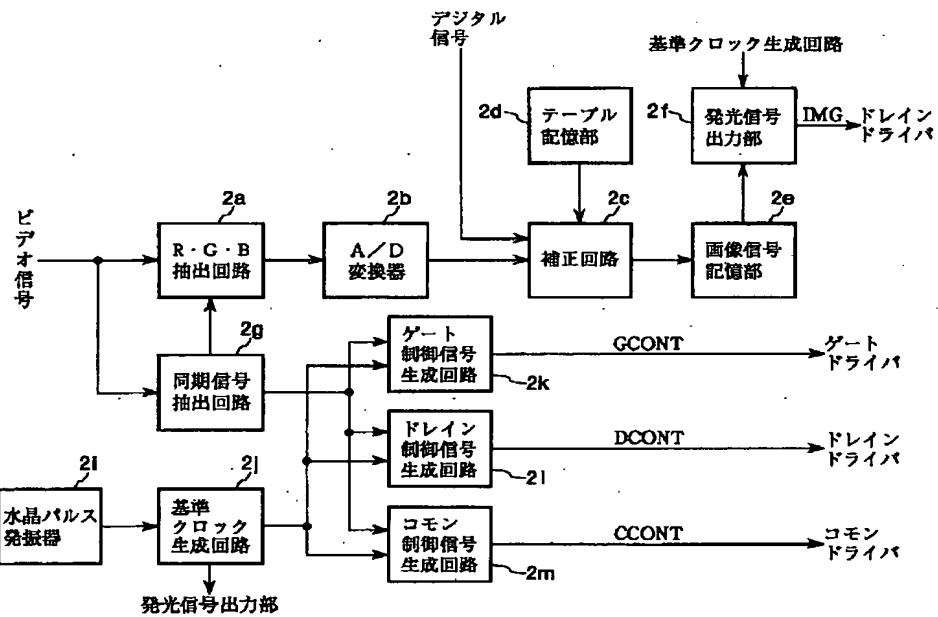
【図 6】



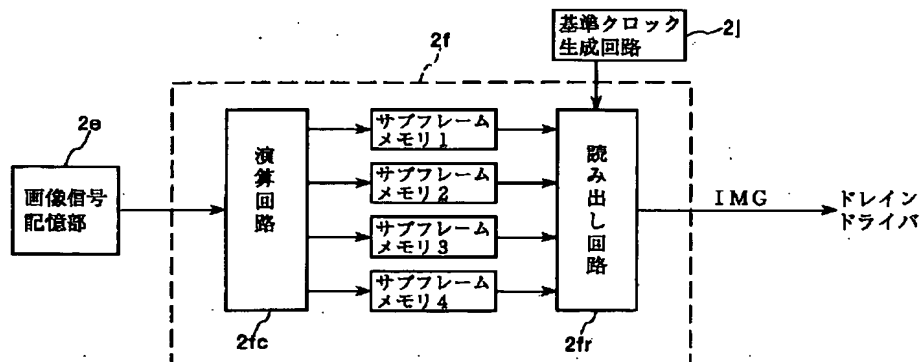
【図 3】



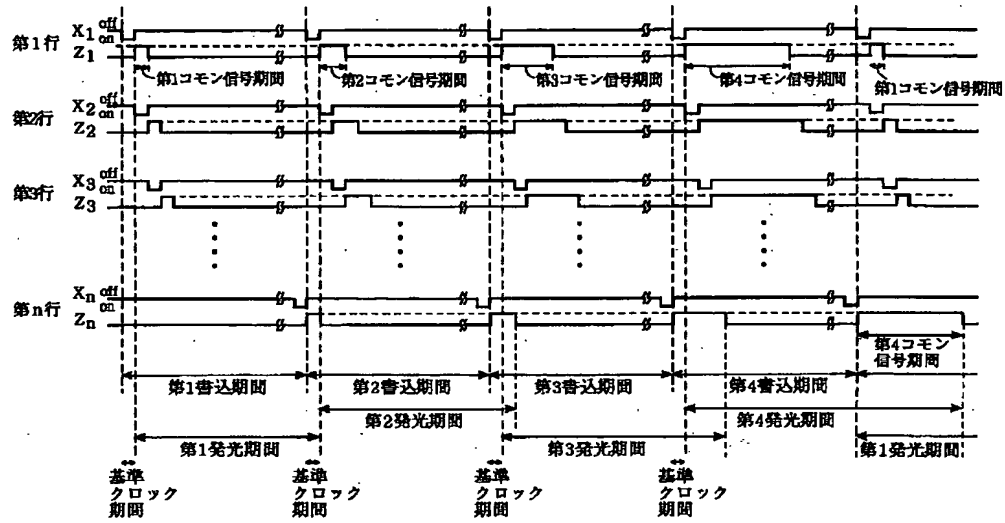
【図 4】



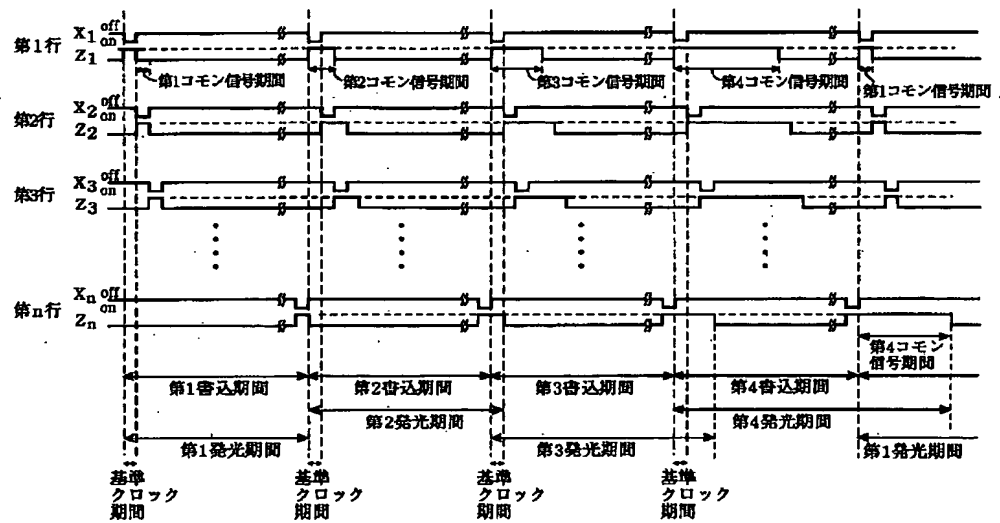
【図 5】



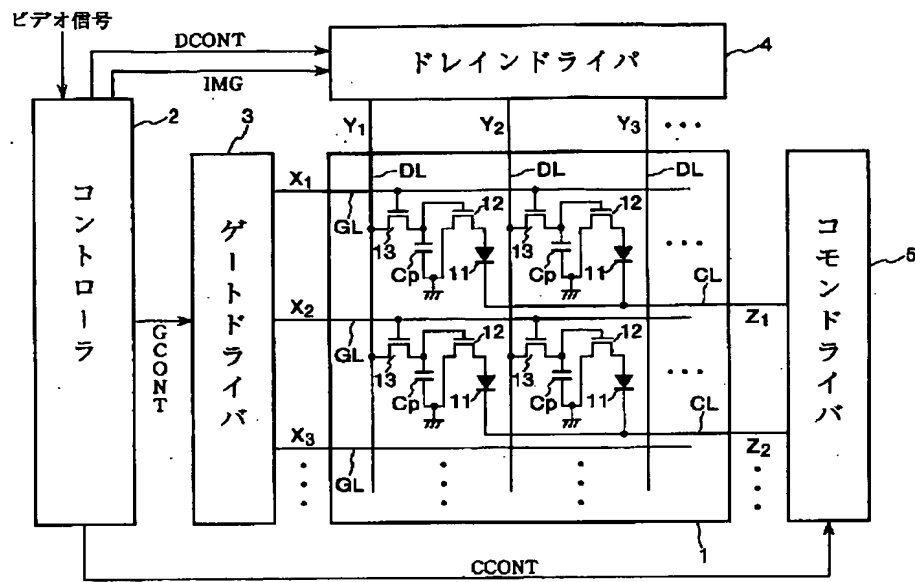
【図7】



【図8】



【図9】



【図10】

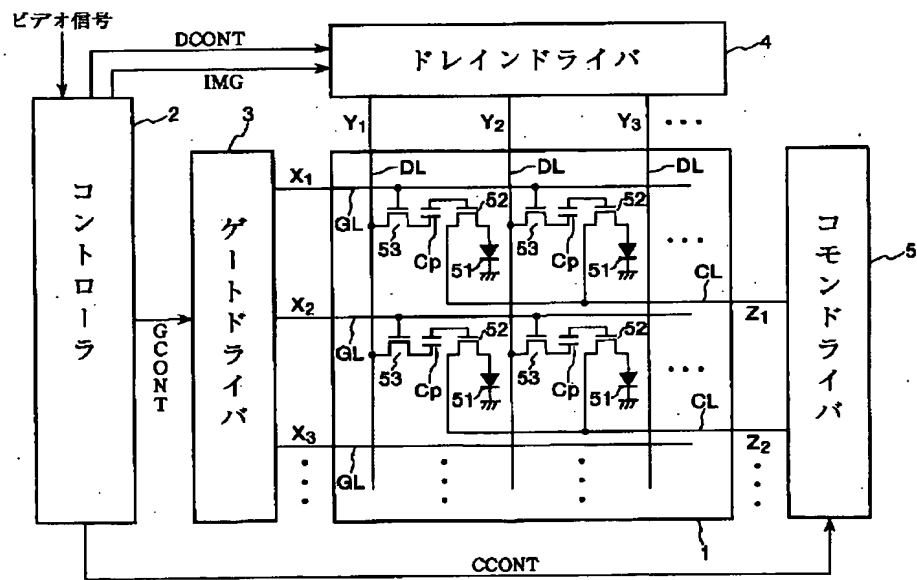


Figure 1 is a graph showing the transfer characteristics of the MOSFET. The vertical axis represents the source-drain current ( $I_{sd}$ ) in milliamperes (mA), with markings at 0, 1m, and 2m. The horizontal axis represents the source-drain voltage ( $V_{sd}$ ) in volts (V), with markings at 0, 5, and 10. Four curves are plotted for different gate-source voltages ( $V_g$ ): 15V, 10V, 5V, and 0V. The curves show that  $I_{sd}$  increases with  $V_{sd}$  and saturates at higher values. The saturation current increases as  $V_g$  increases.